

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-289209

(43)公開日 平成9年(1997)11月4日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/316		H 0 1 L	21/316 X
	21/318			21/318 C
	21/768			21/90 L
	27/108			P
	21/8242		27/10	6 9 1
審査請求 未請求 請求項の数30 O L (全 14 頁) 最終頁に続く				

審査請求 未請求 請求項の数30 O L (全 14 頁) 最終頁に続く

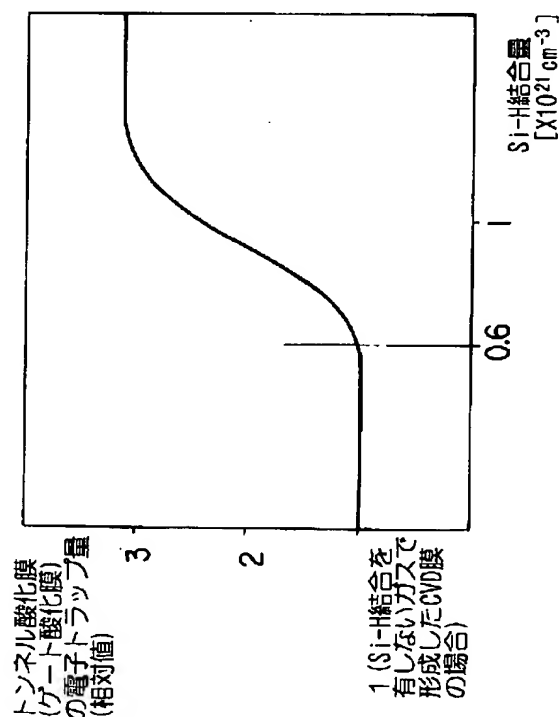
(21)出願番号	特願平8-100977	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成8年(1996)4月23日	(72)発明者	園田 真久 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝多摩川工場内
		(72)発明者	首藤 晋 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝研究開発センター内
		(72)発明者	田中 みわ 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝多摩川工場内
		(74)代理人	弁理士 鈴江 武彦 (外6名) 最終頁に続く

(54)【発明の名称】 半導体装置に使用する絶縁膜

(57)【要約】

【課題】 電子トラップの防止と耐湿性の向上を図る。

【解決手段】 Si-H結合を有するガスを含む原料ガスによりCVD膜（層間絶縁膜又はパッシベーション膜）を製造する場合において、CVD膜中のSi-H結合量を $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下にすることにより、ゲート酸化膜又はトンネル酸化膜における電子トラップの発生を抑制し、トランジスタの閾値変動を防ぐ。また、CVD膜の屈折率を1.65以上にするか、又はCVD膜中の窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上にするこによって、耐湿性を向上させることができる。



【特許請求の範囲】

【請求項 1】 Si-H結合を有するガスを含む原料ガスを用いてCVD法により形成される絶縁膜を有する半導体装置において、前記絶縁膜中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下であることを特徴とする半導体装置。

【請求項 2】 前記絶縁膜は、層間絶縁膜又はパッシベーション膜であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記絶縁膜は、少なくとも金属配線上に形成される絶縁膜であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】 前記絶縁膜は、プラズマCVD法により形成される絶縁膜であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 5】 前記絶縁膜は、SiO₂膜、PSG膜、BSG膜、ASG膜、BPSG膜、GSG膜、Si₃N₄膜、及びSiO_xN_y膜から選択される1つの絶縁膜であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 6】 前記絶縁膜の屈折率は、1.65以上であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 7】 前記絶縁膜中の窒素濃度は、 $3 \times 10^{21} \text{ cm}^{-3}$ 以上であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 8】 ウェハと、前記ウェハ上を覆うパッシベーション膜とを有する半導体装置において、前記パッシベーション膜は、Si-H結合を有するガスを含む原料ガスを用いてCVD法により形成され、かつ、前記パッシベーション膜中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下であることを特徴とする半導体装置。

【請求項 9】 半導体チップと、前記半導体チップ上を覆うパッシベーション膜とを有する半導体装置において、前記パッシベーション膜は、Si-H結合を有するガスを含む原料ガスを用いてCVD法により形成され、かつ、前記パッシベーション膜中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下であることを特徴とする半導体装置。

【請求項 10】 前記パッシベーション膜の屈折率は、1.65以上であることを特徴とする請求項 8 又は 9 に記載の半導体装置。

【請求項 11】 前記パッシベーション膜中の窒素濃度は、 $3 \times 10^{21} \text{ cm}^{-3}$ 以上であることを特徴とする請求項 8 又は 9 に記載の半導体装置。

【請求項 12】 半導体基板と、前記半導体基板上に形成されるメモリセルと、前記メモリセル上に形成される絶縁膜とを有するメモリ装置において、前記絶縁膜は、Si-H結合を有するガスを含む原料ガスを用いてCVD法により形成され、かつ、前記絶縁膜中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下であることを特徴とするメモリ装置。

【請求項 13】 前記絶縁膜は、層間絶縁膜又はパッシベーション膜であることを特徴とする請求項 12 に記載のメモリ装置。

【請求項 14】 前記絶縁膜は、少なくとも金属配線上に形成される絶縁膜であることを特徴とする請求項 12 に記載のメモリ装置。

【請求項 15】 前記絶縁膜は、プラズマCVD法により形成される絶縁膜であることを特徴とする請求項 12 に記載のメモリ装置。

10 【請求項 16】 前記絶縁膜は、SiO₂膜、PSG膜、BSG膜、ASG膜、BPSG膜、GSG膜、Si₃N₄膜、及びSiO_xN_y膜から選択される1つの絶縁膜であることを特徴とする請求項 12 に記載のメモリ装置。

【請求項 17】 前記メモリセルは、DRAMのメモリセルであることを特徴とする請求項 12 に記載のメモリ装置。

20 【請求項 18】 前記メモリセルは、EEPROMのメモリセルであることを特徴とする請求項 12 に記載のメモリ装置。

【請求項 19】 前記絶縁膜の屈折率は、1.65以上であることを特徴とする請求項 12 に記載のメモリ装置。

【請求項 20】 前記絶縁膜中の窒素濃度は、 $3 \times 10^{21} \text{ cm}^{-3}$ 以上であることを特徴とする請求項 12 に記載のメモリ装置。

30 【請求項 21】 半導体基板と、前記半導体基板上に形成されるMOSトランジスタと、前記MOSトランジスタ上に形成される絶縁膜とを有する半導体装置において、前記絶縁膜は、Si-H結合を有するガスを含む原料ガスを用いてCVD法により形成され、かつ、前記絶縁膜中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下であることを特徴とする半導体装置。

【請求項 22】 前記絶縁膜は、層間絶縁膜又はパッシベーション膜であることを特徴とする請求項 21 に記載の半導体装置。

【請求項 23】 前記絶縁膜は、少なくとも金属配線上に形成される絶縁膜であることを特徴とする請求項 21 に記載の半導体装置。

40 【請求項 24】 前記絶縁膜は、プラズマCVD法により形成される絶縁膜であることを特徴とする請求項 21 に記載の半導体装置。

【請求項 25】 前記絶縁膜は、SiO₂膜、PSG膜、BSG膜、ASG膜、BPSG膜、GSG膜、Si₃N₄膜、及びSiO_xN_y膜から選択される1つの絶縁膜であることを特徴とする請求項 21 に記載の半導体装置。

50 【請求項 26】 前記絶縁膜の屈折率は、1.65以上であることを特徴とする請求項 21 に記載の半導体装置。

3

【請求項27】 前記絶縁膜中の窒素濃度は、 $3 \times 10^{21} \text{ cm}^{-3}$ 以上であることを特徴とする請求項21に記載の半導体装置。

【請求項28】 Si-H結合を有するガスを含む原料ガスを用いてCVD法により絶縁膜を形成する場合において、前記Si-H結合を有するガスの流量を調節することにより、前記絶縁膜中のSi-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下となるようにすることを特徴とする絶縁膜の形成方法。

【請求項29】 Si-H結合を有するガスを含む原料ガスを用いてCVD法により絶縁膜を形成する場合において、前記Si-H結合を有するガス以外のガスの流量を調節することにより、前記絶縁膜中のSi-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下となるようにすることを特徴とする絶縁膜の形成方法。

【請求項30】 前記絶縁膜は、プラズマCVD法により形成されることを特徴とする請求項28又は29記載の絶縁膜の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、Si（シリコン）-H（水素）結合を有するガスを含む原料ガスの化学反応を利用して半導体基板上に堆積する絶縁膜に関する。

【0002】

【従来の技術】CVD（化学気相成長）法は、LSIの製造工程における絶縁膜の形成方法の一つである。CVD法によれば、原料ガスの種類を変えることによって、半導体基板上に種々の絶縁膜を形成することができる。

【0003】表1は、原料ガスと、この原料ガスを用いてCVD法により形成される絶縁膜（以下、CVD膜という。）との関係を示している。

【0004】

【表1】

4

LSI製造に用いる主なCVD膜と原料ガス

CVD膜	原料ガス
SiO ₂	$\left. \begin{array}{l} \text{SiH}_4 \\ \text{SiHCl}_3 \\ \text{SiH}_2\text{Cl}_2 \\ \text{SiH}_3\text{Cl} \\ \text{SiCl}_4 \\ \text{SiBr}_4 \\ \text{SiF}_4 \\ \text{Si}(\text{OC}_2\text{H}_5)_4 \end{array} \right\} + \left\{ \begin{array}{l} \text{O}_2 \\ \text{NO} \\ \text{NO}_2 \\ \text{N}_2\text{O} \\ \text{CO} \\ \text{CO}_2 + \text{H}_2 \\ \text{H}_2\text{O} \end{array} \right.$
PSG	SiO ₂ の原料+PH ₃
BSG	SiO ₂ の原料+B ₂ H ₆
ASG	SiO ₂ の原料+AsH ₃
BPSG	PSGとBSGの原料 PO(OCH ₃) ₃
GSG	SiO ₂ の原料+GeH ₄
Si ₃ N ₄	$\left. \begin{array}{l} \text{SiH}_4 \\ \text{SiHCl}_3 \\ \text{SiH}_2\text{Cl}_2 \\ \text{SiH}_3\text{Cl} \\ \text{SiCl}_4 \\ \text{SiBr}_4 \end{array} \right\} + \left\{ \begin{array}{l} \text{NH}_3 \\ \text{N}_2\text{H}_4 \\ \text{N}_2 \\ \text{H}_2 \end{array} \right.$
SiO _x N _y	SiO ₂ の原料+Si ₃ N ₄ の原料
Al ₂ O ₃	$\left. \begin{array}{l} \text{AlCl}_3 \\ \text{Al}(\text{CH}_3)_3 \\ \text{Al}(\text{C}_2\text{H}_5)_3 \\ \text{Al}(\text{OC}_3\text{H}_7)_3 \end{array} \right\} + \left\{ \begin{array}{l} \text{CO}_2 + \text{H}_2 \\ \text{O}_2 \\ \text{H}_2\text{O} \end{array} \right.$
TiO ₂	$\text{TiCl}_4 + \left\{ \begin{array}{l} \text{CO}_2 + \text{H}_2\text{O} \\ \text{H}_2\text{O} \end{array} \right.$ $\text{Ti}[(\text{CH}_3)_2\text{CH}-\text{CH}_2-\text{O}]_4$
Ta ₂ O ₅	$\text{TaCl}_5 + \left\{ \begin{array}{l} \text{CO}_2 + \text{H}_2 \\ \text{N}_2\text{O} + \text{H}_2 \end{array} \right.$ $\text{TaCl}_2(\text{CO}_2\text{H}_5)_2\text{C}_2\text{H}_7\text{O}_2$ $\text{Ta}(\text{OC}_2\text{H}_5)_5$

【0005】LSIには、層間絶縁膜やパッシベーション膜として、SiO₂、PSG、BSG、ASG、BPSG、GSG、Si₃N₄、SiO_xN_yがよく用いられている。

【0006】ここで、これらの膜を形成する際に、原料ガスにSi-H結合を有するガス（例えば、SiH₄、SiH₂Cl₂など）を用いると、製造されるCVD膜（SiO₂、SiO_xN_yなど）中には、部分的にSi-H結合が形成される。

【0007】このCVD膜中に含まれるH（水素）は、トランジスタのゲート酸化膜（又はトンネル酸化膜）中や、当該ゲート酸化膜と半導体基板の界面などにトラップされ、当該トランジスタの閾値の変動やホットキャリア寿命の劣化などの原因となる。

【0008】従って、CVD膜中に含まれるHをできるだけ少なくすることが要求されている。

【0009】

【発明が解決しようとする課題】CVD法には、常圧C

VD法、減圧CVD法、プラズマCVD法などが知られている。

【0010】常圧CVD法及び減圧CVD法は、熱エネルギーにより化学反応を起こしているため、一般に、700℃以上の高温状態でCVD膜の堆積を行っている。これに対し、プラズマCVD法は、プラズマ中で粒子（原子、分子）のラジカルを生成し、活性な粒子間で反応を起こさせてCVD膜の堆積を行うため、250～400℃程度の低温状態でCVD膜の堆積を行うことができる。

【0011】つまり、プラズマCVD法により形成される絶縁膜（以下、P-CVD膜）は、アルミニウムなどの金属配線層上の絶縁膜（層間絶縁膜やパッシベーション膜）としてよく用いられている。

【0012】しかし、CVD膜（特に、P-CVD膜）には、以下の欠点がある。

【0013】a. 電子トラップ

CVD膜中のHは、当該CVD膜の形成中又は形成後の工程において、トランジスタのゲート酸化膜やトンネル酸化膜（ SiO_2 ）に達し、当該ゲート酸化膜やトンネル酸化膜のSiとOの結合を切断すると考えられている。

【0014】そして、この切断箇所に電子がトラップされ、トラップされた電子が半導体メモリ（DRAM、SRAM、不揮発性メモリなど）のメモリセルを構成するトランジスタや、ロジックを構成するトランジスタに、閾値変動などの悪影響を与えていると想定されている。

【0015】b. 耐湿性

LSIに使用する絶縁膜（特に、パッシベーション膜）には、水分を遮断するような性質が求められる。水分は、アルミニウムなどの金属配線に達し、当該金属配線を腐食させるからである。

【0016】例えば、 SiH_4 、 N_2O 、 N_2 を原料ガスとしてプラズマCVD法を行うと、 SiO_2 膜が形成される。しかし、この SiO_2 膜は、 SiN 膜に比べて耐湿性が劣ることが知られている。

【0017】一方、 SiH_4 、 NH_3 、 N_2 を原料ガスとしてプラズマCVD法を行うと、 SiN 膜が形成される。この SiN 膜は、耐湿性が非常に良好である。しかし、この SiN 膜は、多くのHを含む（ Si-H 結合を有する）ため、ゲート酸化膜などに多くの電子トラップが発生することが知られている。

【0018】本発明は、上記欠点を解決すべくなされたもので、その目的は、第一に、 Si-H 結合を有するガスを含む原料ガスにより製造したCVD膜において、ゲート酸化膜（又はトンネル酸化膜）の電子トラップによるトランジスタの閾値変動が、 Si-H 結合を有するガスを含む原料ガスにより製造したCVD膜が存在しない場合と比較して変わらないような Si-H 結合の量を発見し、これを半導体装置に応用すること、第二に、Si

-H結合を有するガスを含む原料ガスにより製造したCVD膜において、電子トラップによる閾値変動をなくすと共に、耐湿性の向上を図ることである。

【0019】

【課題を解決するための手段】上記目的を達成するため、本発明の半導体装置は、 Si-H 結合を有するガスを含む原料ガスを用いてCVD法により形成される絶縁膜を有し、前記絶縁膜中の Si-H 結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下であるものである。

10 【0020】前記絶縁膜は、層間絶縁膜又はパッシベーション膜である。前記絶縁膜は、少なくとも金属配線上に形成される絶縁膜である。前記絶縁膜は、プラズマCVD法により形成される絶縁膜である。

【0021】前記絶縁膜は、 SiO_2 膜、PSG膜、BSG膜、ASG膜、BPSG膜、GSG膜、 Si_3N_4 膜、及び SiO_xNy 膜から選択される1つの絶縁膜である。

20 【0022】前記絶縁膜は、その屈折率が1.65以上であるか、又はその窒素濃度が $3 \times 10^{21} \text{ cm}^{-3}$ 以上であるのがよい。

【0023】本発明の半導体装置は、ウェハと、前記ウェハ上を覆うパッシベーション膜とを有し、前記パッシベーション膜は、 Si-H 結合を有するガスを含む原料ガスを用いてCVD法により形成され、かつ、前記パッシベーション膜中の Si-H 結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下であるものである。

30 【0024】本発明の半導体装置は、半導体チップと、前記半導体チップ上を覆うパッシベーション膜とを有し、前記パッシベーション膜は、 Si-H 結合を有するガスを含む原料ガスを用いてCVD法により形成され、かつ、前記パッシベーション膜中の Si-H 結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下であるものである。

【0025】前記パッシベーション膜は、その屈折率が1.65以上であるか、又はその窒素濃度が $3 \times 10^{21} \text{ cm}^{-3}$ 以上であるのがよい。

40 【0026】本発明のメモリ装置は、半導体基板と、前記半導体基板上に形成されるメモリセルと、前記メモリセル上に形成される絶縁膜とを有し、前記絶縁膜は、 Si-H 結合を有するガスを含む原料ガスを用いてCVD法により形成され、かつ、前記絶縁膜中の Si-H 結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下である。

【0027】前記絶縁膜は、層間絶縁膜又はパッシベーション膜である。前記絶縁膜は、少なくとも金属配線上に形成される絶縁膜である。前記絶縁膜は、プラズマCVD法により形成される絶縁膜である。

【0028】前記絶縁膜は、 SiO_2 膜、PSG膜、BSG膜、ASG膜、BPSG膜、GSG膜、 Si_3N_4 膜、及び SiO_xNy 膜から選択される1つの絶縁膜である。

50 【0029】前記メモリセルは、DRAM又はEEPROM

OMのメモリセルである。

【0030】前記絶縁膜は、その屈折率が1.65以上であるか、又はその窒素濃度が $3 \times 10^{21} \text{ cm}^{-3}$ 以上であるのがよい。

【0031】本発明の半導体装置は、半導体基板と、前記半導体基板上に形成されるMOSトランジスタと、前記MOSトランジスタ上に形成される絶縁膜とを有し、前記絶縁膜は、Si-H結合を有するガスを含む原料ガスをを用いてCVD法により形成され、かつ、前記絶縁膜中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下である。

【0032】前記絶縁膜は、層間絶縁膜又はパッシベーション膜である。前記絶縁膜は、少なくとも金属配線上に形成される絶縁膜である。前記絶縁膜は、プラズマCVD法により形成される絶縁膜である。

【0033】前記絶縁膜は、 SiO_2 膜、PSG膜、BSG膜、ASG膜、BPSG膜、GSG膜、 Si_3N_4 膜、及び SiO_xNy 膜から選択される1つの絶縁膜である。

【0034】前記絶縁膜は、その屈折率が1.65以上であるか、又はその窒素濃度が $3 \times 10^{21} \text{ cm}^{-3}$ 以上であるのがよい。

【0035】本発明の絶縁膜の形成方法は、Si-H結合を有するガスを含む原料ガスをを用いてCVD法により絶縁膜を形成する場合において、前記Si-H結合を有するガスの流量を調節することにより、前記絶縁膜中のSi-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下となるようにするものである。

【0036】本発明の絶縁膜の形成方法は、Si-H結合を有するガスを含む原料ガスをを用いてCVD法により絶縁膜を形成する場合において、前記Si-H結合を有するガス以外のガスの流量を調節することにより、前記絶縁膜中のSi-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下となるようにするものである。

【0037】前記絶縁膜は、プラズマCVD法により形成されるものである。

【0038】

【発明の実施の形態】以下、図面を参照しながら、本発明に関わる絶縁膜及びその製造方法について詳細に説明する。

【0039】図1は、本発明の絶縁膜を用いた第1実施の形態に関わる半導体装置を示すものである。図2は、図1のI-I線に沿う断面図である。

【0040】ウェハ11には、半導体メモリや、ロジックなどの素子が形成されている。パッシベーション膜12は、ウェハ11の主表面を覆うように形成されている。

【0041】このパッシベーション膜12は、Si-H結合を有するガス（例えば、 SiH_4 、 SiH_2Cl_2 など、表1参照）を含む原料ガスをを用いたCVD法によ

り形成されるものである。

【0042】この場合において、パッシベーション膜12中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下に設定されている。

【0043】このような構成によれば、パッシベーション膜12中のHが、ウェハ11に形成されるトランジスタのゲート酸化膜（又はトンネル酸化膜）に達する量が少なくなると推定され、電子トラップによる当該トランジスタの閾値の変動も、Si-H結合を有しない原料ガスをを用いてCVD法によりパッシベーション膜を形成する場合に比べて、何ら変わらなくなる。

【0044】なお、Si-H結合を有しない原料ガスをを用いるCVD膜としては、 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ガスを含む原料ガスをを用いて製造したTEOS膜などがある（表1参照）。

【0045】また、パッシベーション膜12は、一般に、低温で膜の堆積が可能なプラズマCVD法により形成される。パッシベーション膜12の直下には、アルミニウムなどの金属配線が形成されるため、アルミニウムの融点よりも高い温度でパッシベーション膜を堆積させることはできないからである。

【0046】プラズマCVDにより形成したP-CVD膜は、Si-H結合を特に多く含んでいる。従って、本発明は、Si-H結合を有するガスをを用いてプラズマCVD法により形成したパッシベーション膜12に特に有効である。

【0047】また、パッシベーション膜12の屈折率を1.65以上とし、パッシベーション膜12に含まれる窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上とすれば、耐湿性の向上に貢献できる。

【0048】即ち、パッシベーション膜12の屈折率、窒素濃度がこの条件を満たしている場合の耐湿性試験の不良率は、0%である。

【0049】図3は、本発明の絶縁膜を用いた第2実施の形態に関わる半導体装置を示すものである。図4は、図2のI-V線に沿う断面図である。

【0050】チップ11aには、半導体メモリや、ロジックなどの素子が形成されている。チップ11aは、ダイシング工程によりウェハから切り出されたものである。パッシベーション膜12は、チップ11aの主表面を覆うように形成される。

【0051】このパッシベーション膜12は、Si-H結合を有するガス（例えば、 SiH_4 、 SiH_2Cl_2 など、表1参照）を含む原料ガスをを用いたCVD法により形成されるものである。

【0052】この場合において、パッシベーション膜12中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下に設定されている。

【0053】このような構成によれば、パッシベーション膜12中のHが、チップ11aに形成されるトランジ

10

20

30

40

50

スタのゲート酸化膜（又はトンネル酸化膜）に達する量が少なくなると推定され、電子トラップによる当該トランジスタの閾値の変動が、Si-H結合を有しない原料ガスを用いてCVD法によりパッシベーション膜を形成する場合に比べて、何ら変わらなくなる。

【0054】なお、Si-H結合を有しない原料ガスを用いるCVD膜としては、Si(OC₂H₅)₄ ガスを用いて製造したTEOS膜などがある（表1参照）。

【0055】また、パッシベーション膜12は、一般に、低温で膜の堆積が可能なプラズマCVD法により形成される。パッシベーション膜12の直下には、アルミニウムなどの金属配線が形成されるため、アルミニウムの融点よりも高い温度でパッシベーション膜を堆積させることはできないからである。

【0056】プラズマCVDにより形成したP-CVD膜は、Si-H結合を特に多く含んでいる。従って、本発明は、Si-H結合を有するガスを用いてプラズマCVD法により形成したパッシベーション膜12に特に有効である。

【0057】また、パッシベーション膜12の屈折率を1.65以上とし、パッシベーション膜12に含まれる窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上とすれば、耐湿性の向上に貢献できる。

【0058】即ち、パッシベーション膜12の屈折率、窒素濃度がこの条件を満たしている場合の耐湿性試験の不良率は、0%である。

【0059】図5は、本発明の絶縁膜を用いた第3実施の形態に関わる半導体装置を示すものである。この実施の形態では、本発明の絶縁膜をダイナミック型ランダムアクセスメモリ（DRAM）に適用している。

【0060】半導体基板21上には、フィールド酸化膜22が形成されている。フィールド酸化膜22により取り囲まれた素子領域には、メモリセルが形成されている。メモリセルは、ゲート電極23、ドレイン領域25及びソース領域26から構成されている。

【0061】ドレイン領域25には、ビット線27が接続されている。ソース領域26には、一方のキャパシタ電極（ストレージノード）28が接続されている。キャパシタ電極28上には、キャパシタ絶縁膜を介して他方のキャパシタ電極（プレート電極）29が配置されている。

【0062】また、最上層には、アルミニウムなどから構成される金属配線30が形成されている。

【0063】ここで、金属配線30を覆うパッシベーション膜31は、Si-H結合を有するガス（例えば、SiH₄、SiH₂Cl₂ など、表1参照）を含む原料ガスを用いたCVD法により形成される。

【0064】この場合において、パッシベーション膜31中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下に設定されている。

【0065】また、層間絶縁膜32～34についても、Si-H結合を有するガスを含む原料ガスを用いたCVD法により形成される場合には、層間絶縁膜32～34中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下に設定される。

【0066】なお、パッシベーション膜31は、一般に、低温で膜の堆積が可能なプラズマCVD法により形成される。また、層間絶縁膜32～34は、常圧CVD法、減圧CVD法、プラズマCVD法などの方法により形成される。

【0067】このような構成によれば、パッシベーション膜31中のHが、メモリセルを構成するトランジスタのゲート酸化膜（SiO₂）24に達する量が少なくなると推定され、ゲート酸化膜24のSiとOの結合を切断する頻度も少なくなると考えられる。

【0068】また、ゲート酸化膜24のSiとOの結合が切断される頻度が少ないため、ゲート酸化膜24の電子トラップによるトランジスタの閾値の変動が、Si-H結合を有しない原料ガスを用いてCVD法によりパッシベーション膜又は層間絶縁膜を形成する場合に比べて、何ら変わらなくなる。

【0069】ところで、パッシベーション膜31の屈折率を1.65以上とするか、又はパッシベーション膜31に含まれる窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上とすれば、パッシベーション膜31の耐湿性の向上に貢献できる。

【0070】即ち、パッシベーション膜31の屈折率、窒素濃度がこの条件を満たしている場合の耐湿性試験の不良率は、0%である。

【0071】図6は、本発明の絶縁膜を用いた第4実施の形態に関わる半導体装置を示すものである。この実施の形態では、本発明の絶縁膜をダイナミック型ランダムアクセスメモリ（DRAM）に適用している。

【0072】半導体基板41上には、メモリセル42、及び当該メモリセル42の周辺に配置される周辺回路43がそれぞれ形成されている。

【0073】周辺回路43を構成するMOSトランジスタのソース領域及びドレイン領域には、第1層目の金属配線（例えば、アルミニウムなど）44が接続されている。第1層金属配線44を覆うように層間絶縁膜49が形成されている。

【0074】また、層間絶縁膜49上には、第2層目の金属配線（例えば、アルミニウムなど）45が形成されている。第2層金属配線45を覆うように層間絶縁膜48が形成されている。

【0075】また、層間絶縁膜48上には、第3層目の金属配線（例えば、アルミニウムなど）46が形成されている。第3層金属配線46を覆うようにパッシベーション膜47が形成されている。

【0076】ここで、パッシベーション膜47及び層間

絶縁膜48、49は、Si-H結合を有するガス（例えば、 SiH_4 、 SiH_2Cl_2 など、表1参照）を含む原料ガスを用いたCVD法により形成される。

【0077】この場合において、パッシベーション膜47及び層間絶縁膜48、49中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下に設定されている。

【0078】なお、パッシベーション膜47及び層間絶縁膜48、49の直下には、金属配線が形成されているため、これらパッシベーション膜47及び層間絶縁膜48、49は、一般に、低温で膜の堆積が可能なプラズマCVD法により形成される。

【0079】このような構成によれば、パッシベーション膜47及び層間絶縁膜48、49中のHが、メモリセルを構成するトランジスタのゲート酸化膜(SiO_2)や、周辺回路を構成するトランジスタのゲート酸化膜に達する量が少なくなると推定され、当該ゲート酸化膜のSiとOの結合を切断する頻度も少なくなると考えられる。

【0080】また、ゲート酸化膜のSiとOの結合が切断される頻度が少ないため、当該ゲート酸化膜の電子トラップによるトランジスタの閾値の変動が、Si-H結合を有しない原料ガスを用いてCVD法によりパッシベーション膜又は層間絶縁膜を形成する場合に比べて、何ら変わらなくなる。

【0081】ところで、パッシベーション膜47及び層間絶縁膜48、49の屈折率を1.65以上とするか、又はパッシベーション膜47及び層間絶縁膜48、49に含まれる窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上とすれば、パッシベーション膜47及び層間絶縁膜48、49の耐湿性の向上に貢献できる。

【0082】即ち、パッシベーション膜47及び層間絶縁膜48、49の屈折率、窒素濃度がこの条件を満たしている場合の耐湿性試験の不良率は、0%である。

【0083】図7は、本発明の絶縁膜を用いた第5実施の形態に関わる半導体装置を示すものである。図8は、図7のVII-VII線に沿う断面図、図9は、図7のIX-IX線に沿う断面図である。

【0084】この実施の形態は、本発明の絶縁膜をEEPROMに適用したものである。

【0085】半導体基板50上には、フィールド酸化膜51が形成されている。フィールド酸化膜51に取り囲まれた素子領域には、メモリセルが形成されている。メモリセルは、浮遊ゲート電極52、制御ゲート電極53、ドレイン領域55及びソース領域56から構成されている。

【0086】メモリセルを覆うように、BPSG膜57が形成されている。BPSG膜57がSi-H結合を有するガス（例えば、 SiH_4 、 SiH_2Cl_2 など、表1参照）を含む原料ガスを用いたCVD法により形成される場合には、BPSG膜57中のSi-H結合量は、

$0.6 \times 10^{21} \text{ cm}^{-3}$ 以下に設定されている。

【0087】ビット線58は、メモリセルのドレイン領域55に接続されている。ビット線58を覆うように、SiON膜（パッシベーション膜）59が形成されている。SiON膜59がSi-H結合を有するガスを含む原料ガスを用いたCVD法により形成される場合には、SiON膜59中のSi-H結合量は、 $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下に設定されている。

【0088】このような構成によれば、BPSG膜57及びSiON膜59中のHが、メモリセルを構成するトランジスタのゲート酸化膜(SiO_2)54に達する量が少なくなると推定され、当該ゲート酸化膜54のSiとOの結合を切断する頻度も少なくなると考えられる。

【0089】また、ゲート酸化膜54のSiとOの結合が切断される頻度が少ないため、ゲート酸化膜54の電子トラップによるトランジスタの閾値の変動が、Si-H結合を有しない原料ガスを用いてCVD法によりBPSG膜又はSiON膜を形成する場合に比べて、何ら変わらなくなる。

【0090】ところで、BPSG膜57及びSiON膜59の屈折率を1.65以上とすることで、BPSG膜57及びSiON膜59の耐湿性の向上に貢献できる。また、SiON膜59に含まれる窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上とすることで、SiON膜59の耐湿性の向上に貢献できる。

【0091】即ち、BPSG膜57及びSiON膜59について、屈折率又は窒素濃度がこの条件を満たしている場合の耐湿性試験の不良率は、0%である。

【0092】次に、図7乃至図9の半導体装置の製造方法について説明する。

【0093】まず、図10及び図14に示すように、P型単結晶シリコン基板50の表面を選択酸化し、例えば膜厚が約500nmのシリコン酸化膜からなるフィールド酸化膜51を形成する。この後、熱酸化を行い、フィールド酸化膜51に取り囲まれた素子領域上に例えば膜厚が約10nmのシリコン酸化膜からなるゲート酸化膜54を形成する。

【0094】また、CVD法により、シリコン基板50上の全面に例えば膜厚が約200nmの第1ポリシリコン膜を形成する。POCl₃ 雰囲気中においてシリコン基板50を加熱し、第1ポリシリコン膜中に不純物（リン）を導入する。

【0095】また、写真蝕刻工程によりレジストパターンを作り、このレジストパターンをマスクにしてRIE法により第1ポリシリコン膜を部分的にエッチングし、開孔部を形成する。この開孔部は、後に行われる浮遊ゲート電極のパターニング時に、隣接するメモリセルの浮遊ゲート電極同士を分離するために設けられる。

【0096】熱酸化を行い、第1ポリシリコン膜の表面に例えば膜厚が約30nmのシリコン酸化膜60を形成

する。続いて、CVD法により、シリコン基板50上の全面に第2ポリシリコン膜を形成する。POCl₃ 雰囲気においてシリコン基板50を加熱し、第2ポリシリコン膜中に不純物（リン）を導入する。

【0097】第2ポリシリコン膜上にシリサイド膜を形成する。なお、第2ポリシリコン膜とシリサイド膜の合計の膜厚は、例えば約500nmとする。

【0098】この後、写真蝕刻工程によりレジストパターンを作り、このレジストパターンをマスクにしてRIE法によりシリサイド膜、第2ポリシリコン膜及び第1ポリシリコン膜をエッチングする。その結果、浮遊ゲート電極52及び制御ゲート電極53が形成される。

【0099】また、浮遊ゲート電極52及び制御ゲート電極53をマスクにして、シリコン基板50中にリンなどのN型不純物をイオン注入する。熱酸化を行い、浮遊ゲート電極52及び制御ゲート電極53の表面にシリコン酸化膜61を形成すると共に、シリコン基板50中のN型不純物を活性化し、ドレイン領域55及びソース領域56を形成する。

【0100】次に、図11及び図15に示すように、浮遊ゲート電極52、制御ゲート電極53、ドレイン領域55及びソース領域56からなるメモリセルを覆うように、BPSG膜57を形成する。また、熱処理を施すことにより、BPSG膜57の表面を平坦化する。

【0101】ここで、BPSG膜57がSi-H結合を有するガス（例えば、SiH₄、SiH₂Cl₂など、表1参照）を含む原料ガスを用いたCVD法により形成される場合には、BPSG膜57中のSi-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下になるような条件で、BPSG膜57が形成される。

【0102】次に、図12及び図16に示すように、写真蝕刻工程によりレジストパターンを作り、このレジストパターンをマスクにしてRIE法によりBPSG膜57をエッチングし、ドレイン領域55に達するコンタクトホールを形成する。

【0103】この後、スパッタ法により、BPSG膜57上に金属膜、例えば膜厚が約800nmのアルミニウム合金膜を形成する。写真蝕刻工程によりレジストパターンを形成し、このレジストパターンをマスクにしてRIE法により金属膜をエッチングし、ビット線58を形成する。

【0104】次に、図13及び図17に示すように、例えば、基板温度を約400℃、周波数を約13.56MHzに設定し、SiH₄、N₂O、NH₃、N₂のガスを用いて、プラズマ雰囲気中において、SiON膜（パッシベーション膜）59を形成する。

【0105】ここで、SiON膜59は、SiH₄又はN₂Oの流量を調節するなどして、当該SiON膜59中のSi-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下になるように形成される。

【0106】なお、上記工程において、BPSG膜57又はSiON膜59の屈折率を1.65以上とするか、又はSiON膜59に含まれる窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上とすれば、BPSG膜57又はSiON膜59の耐湿性の向上にも貢献できる。

【0107】上記工程によれば、パッシベーション膜は、SiON膜59のみで、耐湿性の改善と電子トラップの削減を達成できるため、例えば、耐湿性に優れたプラズマSiN膜（上層）とSi-H結合をほとんど有しないプラズマTEOS膜（下層）の積層膜を用いる場合に比べて、工程数の削減ができ、製造コストの低減に貢献できる。

【0108】なお、ここでいうプラズマSiN膜とは、Si-H結合を有するガスを用いてプラズマCVD法により形成したSiN膜のことであり、また、ここでいうプラズマTEOS膜とは、テトラエトキシシランガス、O₂ ガスを用いてプラズマCVD法により形成したシリコン酸化膜のことである。

【0109】また、プラズマCVD法で形成されるSiON膜は、プラズマCVD法で形成されるTEOS膜及びSiN膜の積層膜に比べて、アルミニウム配線又はアルミニウム合金配線上のステップカバレッジが良い。

【0110】図18は、Si-H結合を有するガスを含む原料ガスを用いてCVD法（常圧、減圧、プラズマ）により形成した絶縁膜を用いた半導体装置（LSI）において、当該絶縁膜中のSi-H結合量と当該半導体装置に形成されるMOSトランジスタのゲート酸化膜の電子トラップ量との関係を示したものである。

【0111】本実験結果によれば、絶縁膜中のSi-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下のときには、Si-H結合を有しないガスを用いてCVD法により形成した絶縁膜のみを有する半導体装置に比べて、MOSトランジスタの電子トラップ量がほとんど変わらなくなった（相対比が1）。

【0112】なお、Si-H結合量の計算は、FT-IRに基づいて行うことができる。

【0113】図19は、FT-IRによるプラズマSiON膜の測定結果を示すものである。Si-H結合のピーク吸収面積は、 $2400 \sim 2100 \text{ cm}^{-1}$ の領域に設定した。ピーク吸収面積から濃度値への変換には、例えば、J. Appl. Phys. 49, p2473 (1978)に記載された方法を用いることができる。

【0114】なお、ここでいうプラズマSiON膜とは、SiH₄ガス、N₂Oガス、NH₃ガス、N₂ガスを用いてプラズマCVD法により形成したシリコンオキシナイトライド膜のことである。

【0115】Si-H結合を有するガスを含む原料ガスを用いてCVD法（常圧、減圧、プラズマ）により形成した絶縁膜の屈折率は、光源にHe-Neレーザ（632.8nm）を用いて、エリプソメトリ法により測定す

ることができる。

【0116】酸化膜の屈折率の測定については、例えば、VLSI Technology (2nd EDI T)、p260 (1988)の6.4.5 Properties of Silicon DioxideのRefractive index and stressに記載がある。

【0117】図20及び図21は、NAND型EEPROMを例に、メモリセルを構成するトランジスタのゲート酸化膜(トンネル酸化膜)に電子トラップが生じるしくみを示している。

【0118】即ち、図20に示すように、NAND型EEPROMのデータの書き込み、消去は、基板(ウェル)とフローティングゲートの間を電子が行き来することにより行われる。つまり、電子の通路となるトンネル酸化膜には、電子トラップが発生し易く、特に、Si-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ を越える絶縁膜をパッシベーション膜などに使用している場合には、電子トラップの発生を助長し、図21に示すように、書き込み、消去回数が増えるに従い、閾値の変動が顕著になると考えられる。

【0119】次に、本発明に関わる絶縁膜(層間絶縁膜、パッシベーション膜)の製造方法について説明する。

【0120】図22は、本発明に関わる絶縁膜の製造方法に使用するCVD装置の一例を示すものである。

【0121】このCVD装置は、平行平板型プラズマCVD装置である。

【0122】チャンバ71内には、ウェハが搭載される下電極72が配置されている。下電極72上には、複数枚のウェハ73が搭載される。下電極72下には、CVD中に複数枚のウェハ73を所定温度に維持するためのヒータ74が配置されている。下電極72には、接地電位が印加されている。

【0123】下電極72上には、下電極72に対向するように上電極75が配置されている。上電極75には、高周波電源76が接続されている。

【0124】チャンバ71には、原料ガスを導入するためのガス導入口77及び反応後のガスを排出するためのガス排出口78が設けられている。

【0125】図23は、原料ガスにSiH₄、N₂O、NH₃、N₂を用いた場合における、SiH₄ガスの流量と、P-CVD膜中のSi-H結合量との関係を示したものである。

【0126】この実験では、プラズマCVD装置としては図22に示すものを用い、P-CVD膜形成時のウェハ温度を400℃、高周波電源の周波数を13.56MHzとした。また、N₂Oガス、NH₃ガス、N₂ガスの流量は、それぞれ一定とした。

【0127】このグラフによれば、SiH₄ガスの流量

を変化させることにより、P-CVD膜中のSi-H結合量を調節できることがわかる。

【0128】従って、N₂Oガス、NH₃ガス、N₂ガスの流量をそれぞれ一定とし、SiH₄ガスの流量を変化させることで、Si-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ のP-CVD膜を形成することができる。

【0129】図24は、原料ガスにSiH₄、N₂O、NH₃、N₂を用いた場合における、N₂Oガスの流量と、P-CVD膜中のSi-H結合量との関係を示したものである。

【0130】この実験では、プラズマCVD装置としては図22に示すものを用い、P-CVD膜形成時のウェハ温度を400℃、高周波電源の周波数を13.56MHzとした。また、SiH₄ガス、NH₃ガス、N₂ガスの流量は、それぞれ一定とした。

【0131】このグラフによれば、N₂Oガスの流量を変化させることにより、P-CVD膜中のSi-H結合量を調節できることがわかる。

【0132】従って、SiH₄ガス、NH₃ガス、N₂ガスの流量をそれぞれ一定とし、N₂Oガスの流量を変化させることで、Si-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ のP-CVD膜を形成することができる。

【0133】図25は、P-CVD膜の屈折率と耐湿性試験の不良率との関係を示すものである。また、図26は、P-CVD膜中の窒素濃度と耐湿性試験の不良率との関係を示すものである。

【0134】このグラフによれば、P-CVD膜の屈折率を1.65以上にするだけで、耐湿性試験の不良率を0%にすることができる。また、P-CVD膜中の窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上にするによっても、耐湿性試験の不良率を0%にすることができる。

【0135】従って、Si-H結合量が $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下のP-CVD膜を用いた場合において、さらに、P-CVD膜の屈折率を1.65以上にするか、又はP-CVD膜中の窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上にすることによって、ゲート酸化膜の電子トラップ量の低減と共に耐湿性が良好な半導体装置を提供することができる。

【0136】

【発明の効果】以上、説明したように、本発明に関わる絶縁膜を用いた半導体装置によれば、次のような効果を奏する。

【0137】Si-H結合を有するガスを含む原料ガスによりCVD膜を製造する場合において、CVD膜(層間絶縁膜又はパッシベーション膜)中のSi-H結合量を $0.6 \times 10^{21} \text{ cm}^{-3}$ 以下にすることにより、当該CVD膜の形成中、又は形成後の工程において、水素(H)がトランジスタのゲート酸化膜やトンネル酸化膜に達することがほとんどなくなる。

【0138】従って、当該ゲート酸化膜やトンネル酸化

膜の原子同士の結合（SiとOの結合）が切断される頻度が少なくなり、当該ゲート酸化膜やトンネル酸化膜における電子トラップ量の発生を抑制できる。

【0139】また、Si-H結合を有するガスを含む原料ガスによりCVD膜を製造する場合において、CVD膜の屈折率を1.65以上にするか、又はCVD膜中の窒素濃度を $3 \times 10^{21} \text{ cm}^{-3}$ 以上にすることによって、耐湿性を向上させることができる。

【0140】従って、半導体装置の完成後に、水分がアルミニウムなどの金属配線に達することがなく、当該半導体装置の信頼性を向上させることができる。

【図面の簡単な説明】

【図1】本発明のパッシベーション膜を備えるウェハを示す平面図。

【図2】図1のI-I線に沿う断面図。

【図3】本発明のパッシベーション膜を備えるチップを示す平面図。

【図4】図3のIV-IV線に沿う断面図。

【図5】本発明の絶縁膜を備えるDRAMの一例を示す断面図。

【図6】本発明の絶縁膜を備えるDRAMの一例を示す断面図。

【図7】本発明の絶縁膜を備えるEEPROMの一例を示す斜視図。

【図8】図7のVII-VII線に沿う断面図。

【図9】図7のIX-IX線に沿う断面図。

【図10】図7～図9のEEPROMの製造方法の一工程を示す断面図。

【図11】図7～図9のEEPROMの製造方法の一工程を示す断面図。

【図12】図7～図9のEEPROMの製造方法の一工程を示す断面図。

【図13】図7～図9のEEPROMの製造方法の一工程を示す断面図。

【図14】図7～図9のEEPROMの製造方法の一工程を示す断面図。

【図15】図7～図9のEEPROMの製造方法の一工程を示す断面図。

【図16】図7～図9のEEPROMの製造方法の一工程を示す断面図。

【図17】図7～図9のEEPROMの製造方法の一工程を示す断面図。

【図18】Si-H結合量とゲート酸化膜の電子トラップ量との関係を示す図。

【図19】絶縁膜のFT-IRスペクトルを示す図。

【図20】EEPROMにおける電子の移動の様子を示す図。

【図21】書き込み及び消去回数とトランジスタの閾値変動との関係を示す図。

【図22】プラズマCVD装置の一例を示す図。

【図23】SiH₄ガス流量とCVD膜中のSi-H結合量との関係を示す図。

【図24】N₂Oガス流量とCVD膜中のSi-H結合量との関係を示す図。

【図25】CVD膜の屈折率と耐湿性との関係を示す図。

【図26】CVD膜中の窒素濃度と耐湿性との関係を示す図。

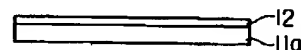
【符号の説明】

11	: ウェハ、
11a	: チップ、
12, 31, 47, 59	: パッシベーション膜、
21, 41, 50	: 半導体基板、
22, 51	: フィールド酸化膜、
23	: ゲート電極、
24, 54	: ゲート酸化膜、
25, 55	: ドレイン領域、
26, 56	: ソース領域、
27, 58	: ビット線、
28, 29	: キャパシタ電極、
30	: 金属配線、
32～34, 48, 49, 57	: 層間絶縁膜、
42	: メモリセル、
43	: 周辺回路、
44	: 第1層金属配線、
45	: 第2層金属配線、
46	: 第3層金属配線、
52	: 浮遊ゲート電極、
53	: 制御ゲート電極、
60, 61	: シリコン酸化膜、
71	: チャンパ、
72	: 下電極、
73	: ウェハ、
74	: ヒータ、
75	: 上電極、
76	: 高周波電源、
77	: ガス導入口、
78	: ガス排出口。

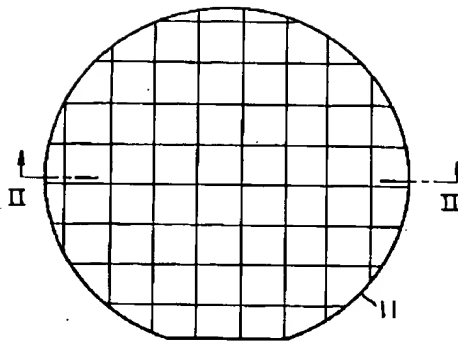
【図2】



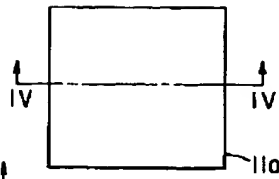
【図4】



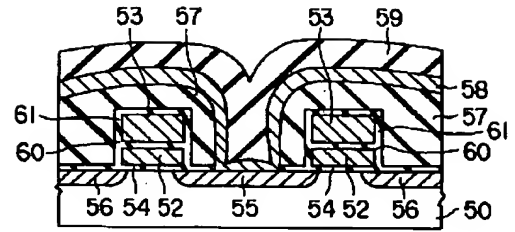
【図 1】



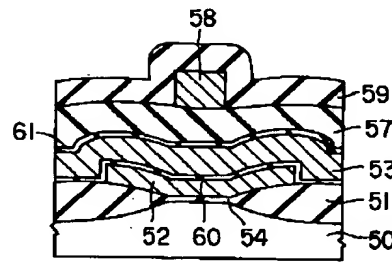
【図 3】



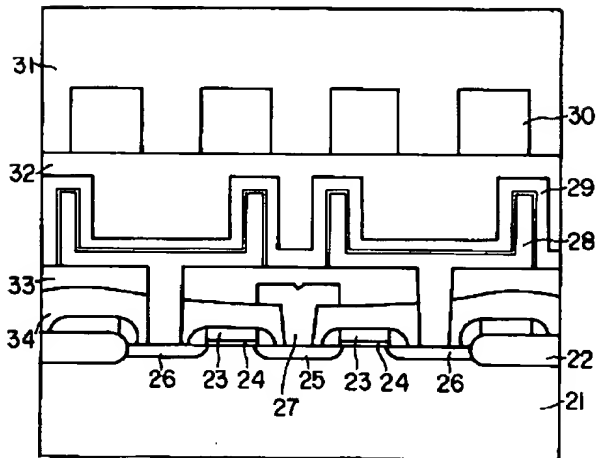
【図 8】



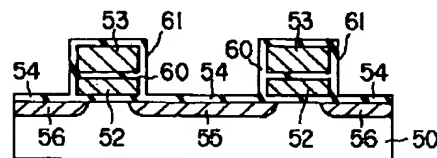
【図 9】



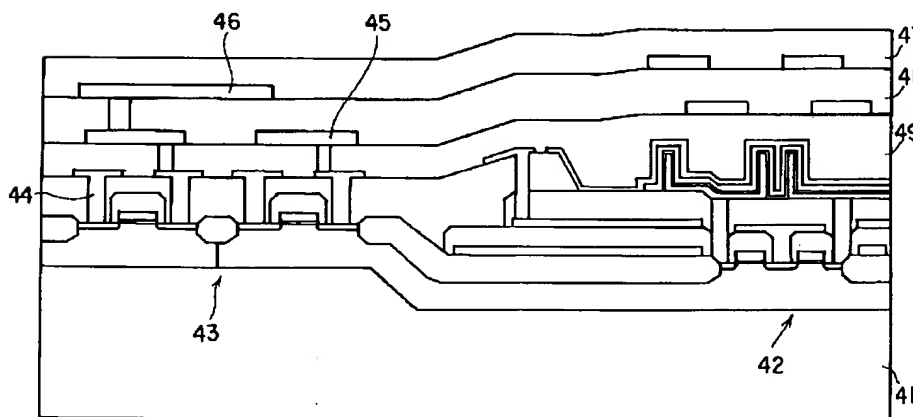
【図 5】



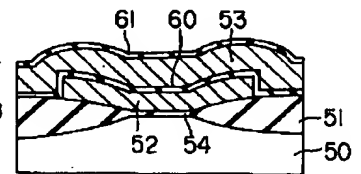
【図 10】



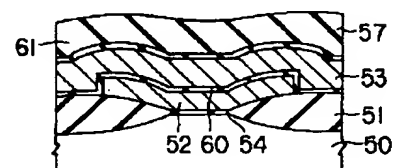
【図 6】



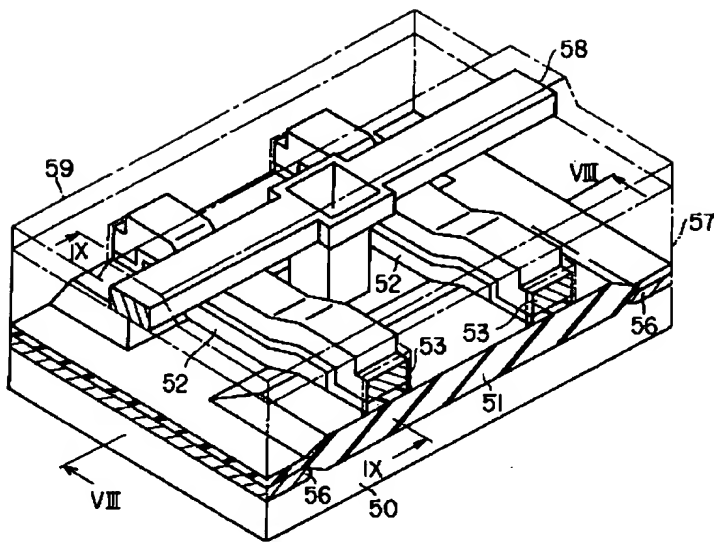
【図 14】



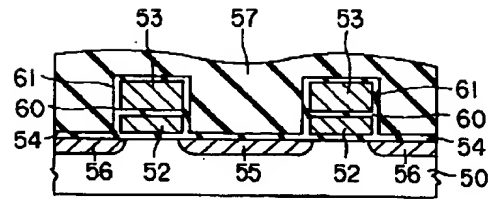
【図 15】



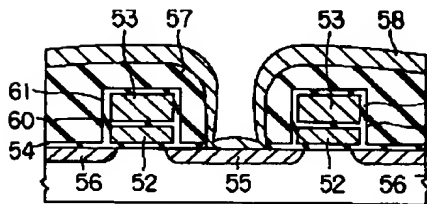
【図 7】



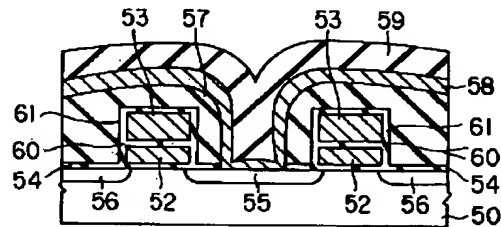
【図 1 1】



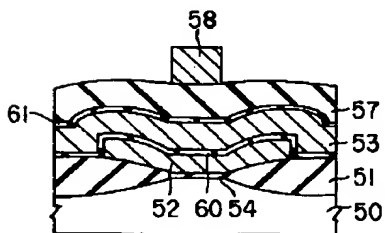
【図 1 2】



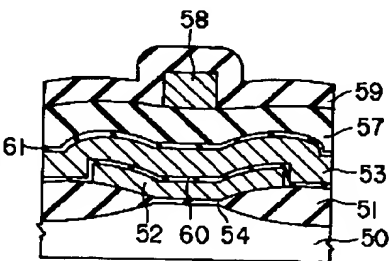
【図 1 3】



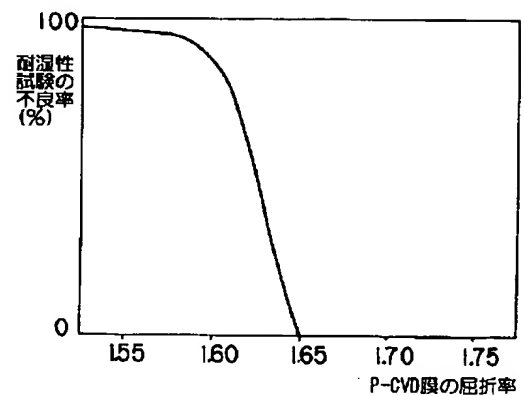
【図 1 6】



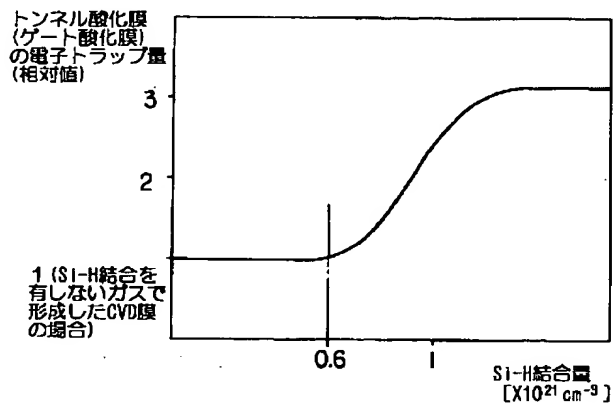
【図 1 7】



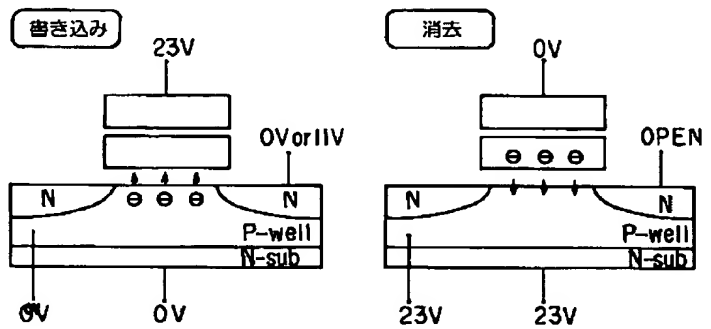
【図 2 5】



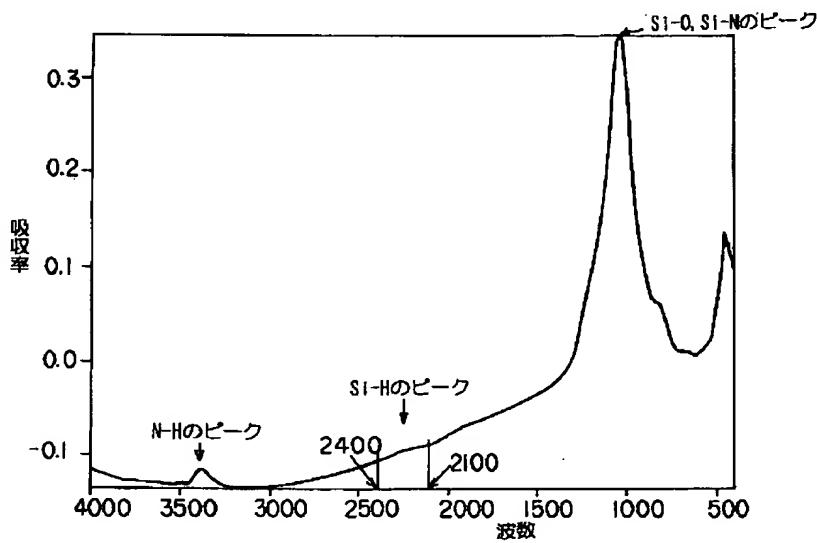
【図18】



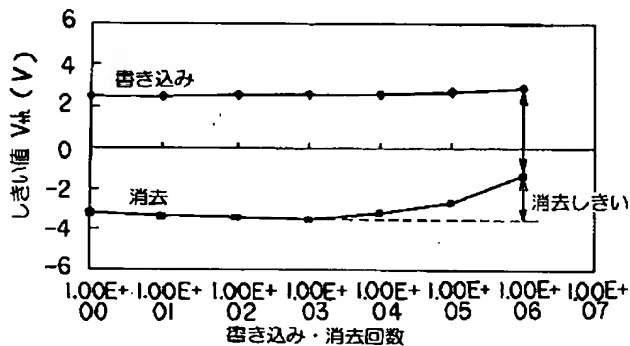
【図20】



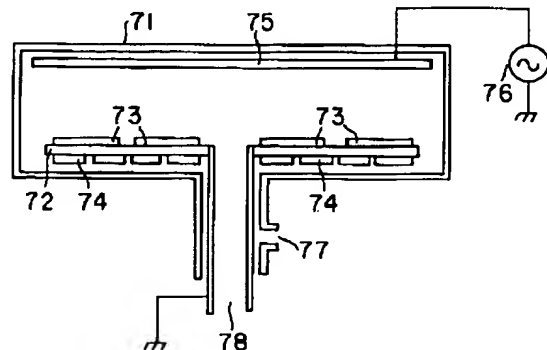
【図19】



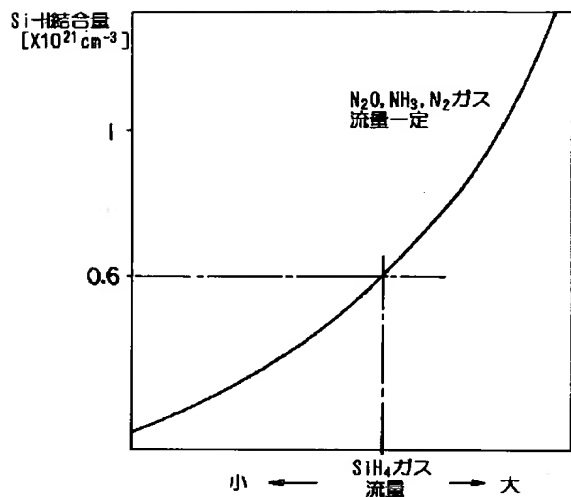
【図21】



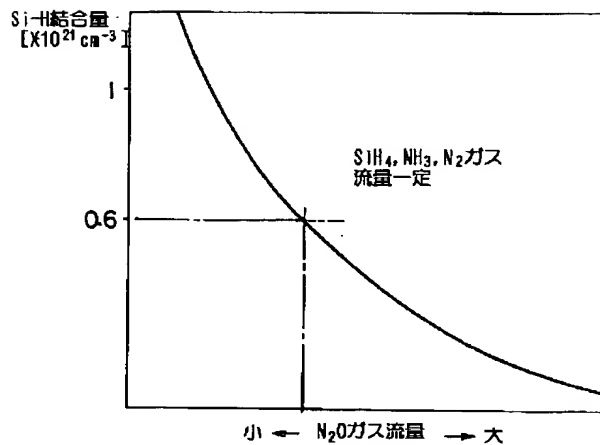
【図22】



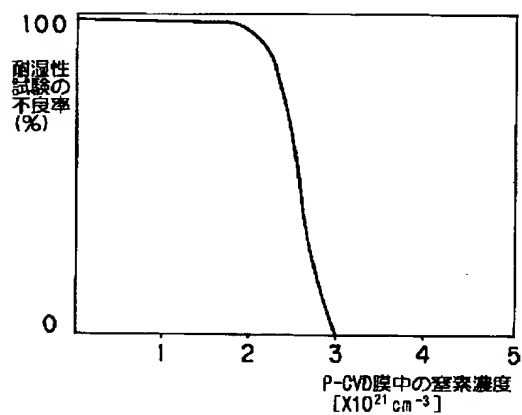
【図23】



【図24】



【図26】



フロントページの続き

(51)Int. Cl.⁶

H O 1 L 29/78
21/8247
29/788
29/792

識別記号

片内整理番号

F I

H O 1 L 29/78

技術表示箇所

3 0 1 N
3 7 1

(72)発明者 荒木 仁

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝多摩川工場内

(72)発明者 伊高 利昭

神奈川県川崎市幸区堀川町72番地 株式会
社東芝川崎事業所内

(72)発明者 角田 弘昭

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝多摩川工場内